

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 3月30日

出 願 番 号

Application Number:

特願2000-097941

出 願 人

Applicant (s):

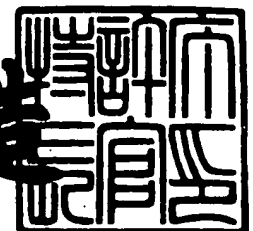
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 1月12日

特許庁長官
Commissioner,
Patent Office

及川耕造



【書類名】 特許願

【整理番号】 0000000402

【提出日】 平成12年 3月30日

【あて先】 特許庁長官殿

【国際特許分類】 G06G 3/14 310

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 佐藤 数史

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 高橋 邦明

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 鈴木 輝彦

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 加藤 慎也

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

 【代表者】 出井 伸之

【代理人】

 【識別番号】 100067736

 【弁理士】

 【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像情報変換装置及び方法

【特許請求の範囲】

【請求項 1】 画像を水平方向及び垂直方向共に 8 成分の画素からなるマクロブロックを単位として離散コサイン変換した画像圧縮情報の解像度を変換する画像情報変換装置において、

飛び越し走査による画像を符号化した入力画像圧縮情報を構成するマクロブロックの水平方向及び垂直方向共に 8 成分の離散コサイン変換係数の内、水平方向及び垂直方向共に 4 成分のみを用いて飛び越し走査の画像を復号する復号化手段と、

上記復号化手段で復号された飛び越し走査の画像を構成する第 1 フィールド及び第 2 フィールドのいずれか一方を選択して順次走査の画像を生成する走査変換手段と、

上記走査変換手段により生成された画像を水平方向に間引く間引き手段と、

上記間引き手段で間引かれた画像を上記入力画像より解像度の低い出力画像圧縮情報に符号化する符号化手段とを有すること

を特徴とする画像情報変換装置。

【請求項 2】 上記入力画像圧縮情報は M P E G 2 規格によるものであり、上記出力画像圧縮情報は M P E G 4 規格によるものであることを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 3】 上記間引き手段は上記画像の水平方向に 1 / 2 倍となるダウンサンプリングを行い、上記出力画像圧縮情報は上記入力画像圧縮情報に対して水平方向及び垂直方向共に 1 / 4 の解像度を有することを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 4】 上記入力画像圧縮情報は、フレーム内で符号化されたイントラ符号化画像と、フレーム間で順方向に他の画像を参照して予測符号化された順方向予測符号化画像と、フレーム間で順方向及び逆方向に他の画像を参照して予測符号化された双方向予測符号化画像とから構成され、上記入力画像圧縮情報を構成する符号化画像の種類を判別し、イントラ符号化画像及び順方向予測符号化画

像を通過させるが双方向予測符号化画像を破棄する判別手段を有し、上記復号化手段にはこの判別手段を介した画像圧縮情報が入力されることを特徴とする請求項 4 記載の画像情報変換装置。

【請求項 5】 上記復号化手段は、イントラ符号化画像及び順方向予測符号化画像のみを復号することを特徴とする請求項 4 記載の画像情報変換装置。

【請求項 6】 上記入力画像圧縮情報は可変長符号化されたものであって、
上記復号化手段は、画像圧縮情報を可変長復号する可変長復号化手段と、この可変長復号化手段で可変長復号された画像圧縮情報に逆離散コサイン変換を施す逆離散コサイン変換手段を有し、上記可変長復号化手段は、上記入力画像圧縮情報を構成するマクロブロックがフィールドモード又はフレームモードのいずれであるかに応じ上記逆離散コサイン変換手段における逆離散コサイン変換に必要な離散コサイン変換係数のみを可変長復号することを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 7】 上記逆離散コサイン変換手段は、フィールドモードに対応し、上記マクロブロックを構成する水平方向及び垂直方向共に 8 成分の離散コサイン変換係数の内で水平方向及び垂直方向共に低域 4 成分の離散コサイン変換係数に逆離散コサイン変換を施すことを特徴とする請求項 6 記載の画像情報変換装置。

【請求項 8】 上記逆離散コサイン変換は、所定の高速アルゴリズムを用いて演算を実行することを特徴とする請求項 6 記載の画像情報変換装置。

【請求項 9】 上記逆離散コサイン変換手段は、フレームモードに対応し、上記マクロブロックを構成する水平方向及び垂直方向共に 8 成分の離散コサイン変換係数の内で水平方向に低域 4 成分の離散コサイン変換係数に逆離散コサイン変換を施し、垂直方向にフィールド分離型の逆離散コサイン変換を施すことを特徴とする請求項 6 記載の画像情報変換装置。

【請求項 10】 上記逆離散コサイン変換手段は、所定の高速アルゴリズムを用いて演算を実行することを特徴とする請求項 9 記載の画像情報変換装置。

【請求項 11】 上記逆離散コサイン変換手段は、水平方向に低域 4 成分及び垂直方向に 8 成分の離散コサイン変換係数の内で、水平方向及び垂直方向共に低域 4 成分の離散コサイン変換係数に加えて水平方向に低域 4 成分及び垂直方向に

低域 4 成分に続く 2 成分の離散コサイン変換係数のみを用い、残りの成分は 0 とし、逆離散コサイン変換を施すことを特徴とする請求項 9 記載の画像情報変換装置。

【請求項 1 2】 上記入力画像圧縮情報は動きベクトルを用いて動き補償されたものであって、上記復号化手段は動きベクトルを用いて画像を動き補償する動き補償手段を有し、この動き補償手段は上記入力画像圧縮情報の動きベクトルに基づいて、水平方向及び垂直方向共に $1/4$ 画素精度の補間処理を行うことを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 1 3】 上記動き補償手段は、水平方向の補間処理を、2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間を行い、線形内挿により $1/4$ 画素精度の補間を行うことを特徴とする請求項 1 2 記載の画像情報変換装置。

【請求項 1 4】 上記動き補償手段は、フィールドモードの上記マクロブロックに対して、水平方向の補間処理を、2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間を行い、さらに線形内挿により $1/4$ 画素精度の補間をフィールド内で行うことを特徴とする請求項 1 2 記載の画像情報変換装置。

【請求項 1 5】 上記動き補償手段は、フレームモードの上記マクロブロックに対して、垂直方向の補間処理を、2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間を行い、さらに線形内挿により $1/4$ 画素精度の補間をフィールド間で行うことを特徴とする請求項 1 2 記載の画像情報変換装置。

【請求項 1 6】 上記デジタルフィルタは、ハーフバンドフィルタであることを特徴とする請求項 1 2 記載の画像情報変換装置。

【請求項 1 7】 上記デジタルフィルタは、一連の補間処理と等価な係数を予め算出し、上記入力画像圧縮情報を構成するマクロブロックの動きベクトルの値に応じ、画素値に上記係数を直接施すことを特徴とする請求項 1 6 記載の画像情報変換装置。

【請求項 1 8】 上記動き補償手段は、2 倍補間のフィルタ処理を行うために必要な上記入力画像圧縮情報を構成する画像の画枠の外に存在する画素に対しては、上記画枠の外に必要な画素を仮想的に作り出すことによりフィルタ処理を行うことを特徴とする請求項 1 2 記載の画像情報変換装置。

【請求項 1 9】 上記動き補償手段は、既存の画素の配列の所定位置で折り返し、既存の画素の配列の延長、又は所定値を用いることのいずれかにより上記画枠の外に必要な画素を作り出すことを特徴とする請求項 1 8 記載の画像情報変換装置。

【請求項 2 0】 上記走査変換手段は、上記復号化手段にて復号された飛び越し走査の画像の第 1 フィールド又は第 2 のフィールドのいずれか一方を選択することで上記入力画像圧縮情報に対して水平方向及び垂直方向共に $1/2$ の解像度を有する飛び越し走査の画像から上記入力画像圧縮情報に対して水平方向に $1/2$ 及び垂直方向に $1/4$ の解像度を有する順次走査の画像に変換することを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 2 1】 上記走査変換手段は、上記符号化手段におけるマクロブロック対応の処理に対応するように垂直方向の画素数を調整することを特徴とする請求項 2 0 記載の画像情報変換装置。

【請求項 2 2】 上記間引き手段は、上記走査変換手段から出力される上記有方画像圧縮情報に対して水平方向に $1/2$ 及び垂直方向に $1/4$ の解像度を有する順次走査の画像を水平方向に $1/2$ のダウンサンプリングを行い、上記入力画像圧縮情報に対して水平方向及び垂直方向共に $1/4$ の解像度を有する順次走査の画像を出力することを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 2 3】 上記間引き手段は、数タップのローパスフィルタを用いてダウンサンプリングを行うことを特徴とする請求項 2 2 記載の画像情報変換装置。

【請求項 2 4】 上記間引き手段は、上記符号化手段においてマクロブロック単位の処理が行えるように水平方向の画素数を調整することを特徴とする請求項 2 2 記載の画像情報変換装置。

【請求項 2 5】 上記出力画像圧縮情報は、フレーム内で符号化されたイントラ符号化画像と、フレーム間で順方向に他の画像を参照して予測符号化された順方向予測符号化画像と、フレーム間で順方向及び逆方向に他の画像を参照して予測符号化された双方向予測符号化画像と、スプライト符号化画像とから構成され、上記符号化手段は、上記イントラ符号化画像及び上記順方向予測符号化画像により画像を符号化することを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 2 6】 上記画像圧縮情報は動きベクトルによって動き補償されたものであって、この動き補償ベクトルを合成する動きベクトル合成手段を有し、上記入力画像圧縮情報の動きベクトルに基づいて上記間引き手段から出力された画像に対応する動きベクトルを合成し、上記符号化手段はこの動きベクトルに基づいて符号化を行うことを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 2 7】 上記動きベクトル合成手段で合成された動きベクトルに基づいて動きベクトルを検出する動きベクトル検出手段を有することを特徴とする請求項 2 6 記載の画像情報変換装置。

【請求項 2 8】 画像を水平方向及び垂直方向共に 8 成分の画素からなるマクロブロックを単位として離散コサイン変換した画像圧縮情報の解像度を変換する画像情報変換方法において、

飛び越し走査による画像を符号化した入力画像圧縮情報を構成するマクロブロックの水平方向及び垂直方向共に 8 成分の離散コサイン変換係数係数の内、水平方向及び垂直方向共に 4 成分のみを用いて飛び越し走査の画像を復号する復号化工程と、

上記復号化工程で復号された飛び越し走査の画像を構成する第 1 フィールド及び第 2 フィールドのいずれか一方を選択して順次走査の画像に生成する走査変換工程と、

上記走査選択工程により生成された画像を水平方向に間引く間引き工程と、

上記間引き工程で間引かれた画像を上記入力画像情報より解像度の低い出力画像圧縮情報に符号化する符号化工程と

を有することを特徴とする画像情報変換方法。

【請求項 2 9】 上記入力画像圧縮情報は M P E G 2 規格によるものであり、上記出力画像圧縮情報は M P E G 4 規格によるものであることを特徴とする請求項 2 8 記載の画像情報変換方法。

【請求項 3 0】 上記間引き工程は上記画像の水平方向に 1 / 2 倍となるダウンサンプリングを行い、上記出力画像圧縮情報は上記入力画像圧縮情報に対して水平方向及び垂直方向共に 1 / 4 の解像度を有することを特徴とする請求項 2 8 記載の画像情報変換方法。

【請求項 3 1】 上記入力画像圧縮情報は、フレーム内で符号化されたイントラ符号化画像と、フレーム間で順方向に他の画像を参照して予測符号化された順方向予測符号化画像と、フレーム間で順方向及び逆方向に他の画像を参照して予測符号化された双方向予測符号化画像とから構成され、上記入力画像圧縮情報を構成する符号化画像の種類を判別し、イントラ符号化画像及び順方向予測符号化画像を通過させるが双方向予測符号化画像を破棄する判別工程を有し、上記復号化工程にはこの判別手段を介した画像圧縮情報が入力されることを特徴とする請求項 2 8 記載の画像情報変換方法。

【請求項 3 2】 上記復号化工程は、イントラ符号化画像及び順方向予測符号化画像復号することを特徴とする請求項 2 8 記載の画像情報変換方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、画像情報を変換する画像情報変換装置及び方法に関し、詳しくは、離散コサイン変換等の直交変換と動き補償によって圧縮された M P E G 等の画像情報（ビットストリーム）を衛星放送、ケーブル T V、インターネット等のネットワークメディアを介して受信する際に、若しくは光、磁気ディスクのような記憶メディア上で処理する際に用いられる画像情報変換装置及び方法に関する。

【0 0 0 2】

【従来の技術】

近年、画像情報をデジタルとして取り扱い、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により圧縮する M P E G などの画像情報圧縮方式が提供されている。そして、このような画像情報圧縮方法に準拠した装置は、放送局などの情報配信、及び一般家庭における情報受信の双方において普及しつつある。

【0 0 0 3】

特に、M P E G 2（I S O / I E C 1 3 8 1 8 - 2）は、汎用画像符号化方式として定義されており、飛び越し走査画像及び順次走査画像の双方、並びに標準解像度画像及び高精細画像を網羅する標準で、プロフェッショナル用途及びコ

ンシューマー用途の広範なアプリケーションに今後とも用いられるものと予想される。

MPEG 2 圧縮方式を用いることにより、高い圧縮率と良好な画質の実現が可能である。このためには、例えば、 720×480 画素を持つ標準解像度の飛び越し走査画像であれば $4 \sim 8 \text{ Mbps}$ 、 1920×1088 画素を持つ高解像度の飛び越し走査画像であれば $18 \sim 22 \text{ Mbps}$ の符号量（ビットレート）を割り当てることが必要である。

【0004】

今後広く普及するであろうと思われるデジタル放送においても、このような圧縮方式によって画像情報が伝送されるが、その規格には、標準解像度の画像及び高解像度の画像が存在し、受信機においてはこの両方を復号することの出来る機能を持つことが望まれる。

【0005】

ところで、MPEG 2 は主として放送用に適合する高画質符号化を対象としていたが、MPEG 1 より低い符号量（ビットレート）、つまり高い圧縮率の符号化方式には対応していなかった。携帯端末の普及により、今後そのような符号化方式のニーズは高まると思われ、これに対応してMPEG 4 符号化方式の標準化が行われた。画像符号化方式に関しては、1998年12月にISO/IEC 14496-2としてその規格書が国際標準に承認された。

【0006】

また、デジタル放送用に一度符号化されたMPEG 2 画像圧縮情報（ビットストリーム）を、携帯端末上等で処理するのにより適した、より低い符号量（ビットレート）のMPEG 4 画像圧縮情報（ビットストリーム）に変換したいというニーズがある。

【0007】

かかる目的を達成する画像情報変換装置（トランスコーダ）として、“Field-to-Frame Transcoding with Spatial and Temporal Downsampling”(Susie J. Wee, John G. Apostolopoulos, and Nick Feamster, ICIP'99)では、図15に示すような装置が提案されている。

【 0 0 0 8 】

この画像情報変換装置は、入力される飛び越し走査のMPEG2画像圧縮情報を構成する符号化画像がフレーム内符号化画像（Iピクチャ）、フレーム間順方向予測符号化画像（Pピクチャ）、フレーム間双方向予測符号化画像（Bピクチャ）のいずれかであるか判定し、Iピクチャ及びPピクチャを通過させてBピクチャを破棄するピクチャタイプ判別部12と、ピクチャタイプ判別部12から送られたIピクチャ又はPピクチャからなるMPEG2画像圧縮情報を復号するMPEG2画像情報復号化部13とを有している。

【 0 0 0 9 】

また、この画像情報変換装置は、MPEG2画像情報復号化部13から出力された画像について画素を間引いて解像度を低減させる間引き部14と、間引き部14から出力された画像をMPEG4のフレーム内符号化画像（I-VOP）又はフレーム間順方向予測符号化画像（P-VOP）に符号化して出力するMPEG4画像情報符号化部15とを有している。

【 0 0 1 0 】

さらに、この画像情報変換装置は、MPEG13から出力されたMPEG2画像圧縮情報の動きベクトルに基づいて動きベクトルを合成する動きベクトル合成部16と、動きベクトル合成部16から出力された動きベクトル及び間引き部14から出力された画像に基づいて動きベクトルを検出してMPEG4画像情報符号化部に送る動きベクトル検出部17とを有している。

【 0 0 1 1 】

入力となる、飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）における各フレームのデータは、まず、ピクチャタイプ判別部12において、I/Pピクチャに関するものか、Bピクチャに関するものであるかを判別され、前者のみ、後続のMPEG2画像情報復号化部（I/Pピクチャ）13に出力される。MPEG2画像情報復号化部（I/Pピクチャ）13における処理は通常のMPEG2画像情報復号化装置と同様であるが、Bピクチャに関するデータはピクチャタイプ判別部12において廃棄されるため、MPEG2画像情報復号化部（I/Pピクチャ）13における機能としてはI/Pピクチャのみを復号化出来

れば良い。

【0012】

MPEG2 画像情報復号化部 (I/Pピクチャ) 13 の出力となる画素値は、間引き部 14 に入力され、ここで、水平方向には $1/2$ の間引き処理が施され、垂直方向には、第1フィールド若しくは第2フィールドのどちらか一方のデータのみを残し、もう一方を廃棄することで、入力となる画像情報の $1/4$ の大きさを持つ順次走査画像を生成する。

【0013】

間引き部 14 によって生成された順次走査画像は MPEG4 画像情報符号化部 (I/P-VOP) 15 によつて符号化され、MPEG4 画像圧縮情報 (ビットストリーム) として出力される。その際、入力となる MPEG2 画像圧縮情報 (ビットストリーム) 中の動きベクトル情報は、動きベクトル合成部 16 において間引き後の画像情報に対する動きベクトルにマッピングされ、動きベクトル検出部 17 においては、動きベクトル合成部 15 において合成された動きベクトル値を元に高精度の動きベクトルを検出する。

【0014】

【発明が解決しようとする課題】

図15に示した画像情報変換装置は、入力となる MPEG2 画像圧縮情報 (ビットストリーム) が NTSC 規格 (720×480 画素、飛び越し走査) に準ずるものである場合、その凡そ $1/2 \times 1/2$ の画枠である SIF (352×240 画素、順次走査) の大きさの MPEG4 画像圧縮情報 (ビットストリーム) を出力するものである。しかしながら、MPEG4 のターゲットアプリケーションの1つである携帯情報端末においては、モニタ部の解像度が SIF サイズの画像を表示しきれないということもありうる。また、記憶メディアの容量、或いは伝送経路のバンド幅により定められた符号量 (ビットレート) の元では、SIF サイズのままでは良好な画質が得られないという問題が生じる場合もある。このような場合、入力となる MPEG2 画像圧縮情報 (ビットストリーム) の凡そ $1/4 \times 1/4$ の画枠である QSIF (176×112 画素、順次走査) に変換する必要がある。さらに、後段で破棄されてしまう、画像の持つ高域成分に関する情

報もMPEG2画像情報復号化部（I/Pピクチャ）13においては処理されてしまうため、復号化に必要とされる演算量とメモリ容量が冗長であると言える。

【0015】

本発明は、上述の実情に鑑みて提案されるものであって、入力となる飛び越し走査のMPEG2画像圧縮情報を凡そ $1/4 \times 1/4$ の画枠であるQSFに変換する画像情報変換装置及び方法であって、復号化に必要とされる演算量とメモリ容量を低減するような画像情報変換装置及び方法を提供することを目的とする。

【0016】

【課題を解決するための手段】

上述の課題を解決するために、本発明に係る画像情報変換装置は、画像を水平方向及び垂直方向共に8成分の画素からなるマクロブロックを単位として離散コサイン変換した画像圧縮情報の解像度を変換する画像情報変換装置において、飛び越し走査による画像を符号化した入力画像圧縮情報を構成するマクロブロックの水平方向及び垂直方向共に8成分の離散コサイン変換係数の内、水平方向及び垂直方向共に4成分のみを用いて飛び越し走査の画像を復号する復号化手段と、上記復号化手段で復号された飛び越し走査の画像を構成する第1フィールド及び第2フィールドのいずれか一方を選択して順次走査の画像を生成する走査変換手段と、上記走査変換手段により生成された画像を水平方向に間引く間引き手段と、上記間引き手段で間引かれた画像を上記入力画像より解像度の低い出力画像圧縮情報に符号化する符号化手段とを有するものである。

【0017】

本発明に係る画像情報変換方法は、画像を水平方向及び垂直方向共に8成分の画素からなるマクロブロックを単位として離散コサイン変換した画像圧縮情報の解像度を変換する画像情報変換方法において、飛び越し走査による画像を符号化した入力画像圧縮情報を構成するマクロブロックの水平方向及び垂直方向共に8成分の離散コサイン変換係数の内、水平方向及び垂直方向共に4成分のみを用いて飛び越し走査の画像を復号する復号化工程と、上記復号化工程で復号された飛び越し走査の画像を構成する第1フィールド及び第2フィールドのいずれか

一方を選択して順次走査の画像に生成する走査変換工程と、上記走査選択工程により生成された画像を水平方向に間引く間引き工程と、上記間引き工程で間引かれた画像を上記入力画像情報より解像度の低い出力画像圧縮情報に符号化する符号化工程とを有するものである。

【0018】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。

【0019】

まず、本発明の実施の形態として、画像情報変換装置について、図1を参照して説明する。

【0020】

この画像情報変換装置は、入力されるMPEG2画像圧縮情報（ビットストリーム）を構成する符号化画像の種類を判別するピクチャタイプ判別部18、ピクチャタイプ判別部18から送られたMPEG2画像圧縮情報（ビットストリーム）を復号するMPEG2画像情報復号化部19とを有している。

【0021】

ピクチャタイプ判別部18には、飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）が入力される。このMPEG2画像圧縮情報（ビットストリーム）は、フレーム内で符号化されたイントラ符号化画像（Iピクチャ）と、フレーム間で順方向に他の画像を参照して予測符号化された順方向予測符号化画像（Pピクチャ）と、フレーム間で順方向及び逆方向に他の画像を参照して予測符号化された双方向予測符号化画像（Bピクチャ）とから構成されている。

【0022】

ピクチャタイプ判別部18は、入力となるMPEG2画像圧縮情報（ビットストリーム）内で、Iピクチャ及びPピクチャだけ残してBピクチャは廃棄する。

【0023】

MPEG2画像情報復号化部19は、MPEG2画像圧縮情報（ビットストリーム）の画像を構成するマクロブロックの水平方向及び垂直方向共に8成分（以下、 8×8 と表記する。）の離散コサイン変換（discrete cosine transform）

on; DCT) 係数の内で、水平方向及び垂直方向共に4成分(以下、 4×4 と表記する。他でも同様とする。)のみを用いてマクロブロックの部分的な復号を行う 4×4 ダウデコーダである。

【0024】

すなわち、MPEG2画像情報復号化部19は、ピクチャタイプ判定部18からIピクチャ又はPピクチャ(以下、I/Pピクチャと称する。)から構成されるMPEG2画像圧縮情報(ビットストリーム)が入力され、I/Pピクチャから飛び越し走査の画像を復号する。

【0025】

また、画像情報変換装置は、画像情報復号化部19から出力された飛び越し走査の画像を順次走査の画像に変換する走査変換部20と、走査変換部20から出力された画像を間引きする間引き部21と、間引き部21にて間引かれた画像を動きベクトル検出部24から送られた動きベクトルを用いてMPEG4の画像圧縮情報(ビットストリーム)に符号化するMPEG4画像情報符号化部22とを有している。

【0026】

走査変換部20は、MPEG2画像情報復号化部19の出力となる飛び越し画像の内、第1フィールド又は第2フィールドのいずれか一方を残して他を廃棄する。走査変換部20は、残されたフィールドから順次走査の画像を生成し、MPEG2入力画像圧縮情報(ビットストリーム)を構成する飛び越し走査の入力画像の $1/2 \times 1/4$ の大きさの順次走査の画像に変換する。

【0027】

間引き部21は、走査変換部20によって入力画像の $1/2 \times 1/4$ の大きさに変換された画像に対して水平方向に $1/2$ 倍のダウンサンプリングを行う。これによって、間引き部21は、入力画像の $1/4 \times 1/4$ の大きさの画像を生成する。

【0028】

MPEG4画像情報符号化部22は、間引き部21から出力された、入力画像の $1/4 \times 1/4$ の大きさを有する画像をMPEG4符号化してMPEG4画像

圧縮情報（ビットストリーム）として出力する。

【 0 0 2 9 】

このMPEG 4 画像圧縮情報（ビットストリーム）は、ビデオオブジェクト（video object; VO）にて構成される。VOを構成する画面であるビデオオブジェクトプレーン（video object plane; VOP）は、フレーム内符号化VOPであるI-VOPと、順方向予測符号化VOPであるP-VOPと、双方向予測符号化VOPと、スプライト符号化VOPとから構成される。

【 0 0 3 0 】

MPEG 4 画像情報符号化部 2 2 は、間引き部 2 1 から出力された画像をI-VOP及び／又はP-VOP（I/P-VOP）にMPEG 4 符号化してMPEG 4 画像圧縮情報（ビットストリーム）として出力する。

【 0 0 3 1 】

さらに、画像情報変換装置は、MPEG 2 画像情報復号化部 1 9 にて検出された動きベクトルを合成する動きベクトル合成回路 2 3 と、動きベクトル合成部 2 3 からの出力と間引き部 2 1 からの画像に基づいて動きベクトルを検出する動きベクトル検出部 2 4 とを有している。

【 0 0 3 2 】

動きベクトル合成部 2 3 は、MPEG 2 画像情報復号化部 1 9 で検出された、MPEG 2 画像圧縮情報（ビットストリーム）内の動きベクトル値を元に、走査変換後の画像にデータに対して動きベクトル値を用いたマッピングを施す。

【 0 0 3 3 】

動きベクトル検出部 2 4 は、動きベクトル合成部 2 3 から出力される動きベクトル値を元に、高精度の動きベクトル検出を行う。

【 0 0 3 4 】

続いて、本実施の形態の画像情報変換装置の動作について説明する。

【 0 0 3 5 】

入力となる飛び越し走査のMPEG 2 画像圧縮情報（ビットストリーム）は、まずピクチャタイプ判別部 1 8 に入力され、ここで、I/Pピクチャに関する情報は出力されMPEG 2 画像情報復号化部（I/Pピクチャ4×4 ダウンデコー

ダ) 19の入力となるが、Bピクチャに関する情報は破棄される。このようにしてフレームレートの変換が行われる。MPEG2画像情報復号化部(I/Pピクチャ4×4ダウデコーダ)19は図2に示したものと同等であるが、Bピクチャに関する情報はピクチャタイプ判別部17において既に破棄されているため、機能としてはI/Pピクチャのみの復号化処理が行えれば良い。水平方向、垂直方向共に低域4次情報のみを用いた復号化処理を行うことで、図1におけるMPEG2画像情報復号化部(I/Pピクチャ4×4ダウデコーダ)19で必要とされるビデオメモリの容量は、図15におけるMPEG2画像情報復号化部(I/Pピクチャ)13の1/4で良く、また、逆離散コサイン変換に要する演算量もフィールドDCTモードの場合には1/4、フレームDCTモードの場合には1/2で良い。さらに、フレームDCTモードの際、図12に示すように、4×8成分のDCT係数の一部を0と置き換えることで、画質を殆ど劣化させることなく演算量を削減することが可能である。図中の記号aは、0と置き換える画素値を示している。

【0036】

MPEG2画像情報復号化部(I/Pピクチャ4×4ダウデコーダ)19の出力となる、入力となる画像圧縮情報(ビットストリーム)の1/2×1/2の大きさを持つ飛び越し走査の画素データは、まず、走査変換部20において、まず、第1フィールド若しくは第2フィールドの内一方のみを残してもう一方を破棄することで、入力となる画像圧縮情報(ビットストリーム)の1/2×1/4の大きさを持つ順次走査の画素データへと変換され出力される。その動作原理を図13に示す。図13のAにおいて、第1フィールドの画素a1及び第2フィールドの画素a2の内、第2フィールドa2の画素を破棄することにより図13のBに示す画素bが得られる。

【0037】

次に、走査変換部20の出力である、入力となる画像圧縮情報(ビットストリーム)の1/2×1/4の大きさを持つ順次走査の画素データは、間引き部21へ入力され、ここで水平方向に1/2倍のダウンサンプリングが施され、入力となる画像圧縮情報(ビットストリーム)の1/4×1/4の大きさを持つ順次走

査の画素データへと変換される。1/2 倍のダウンサンプリングは、単純な間引き処理を用いても、或いは数タップのローパスフィルタを用いても良い。その動作原理を図 1 4 に示す。図 1 4 の A において、画素 a に対して水平方向に 1/2 ダウンサンプリングすることにより図 1 4 の B に示す画素 b が得られる。走査変換部 2 0 における処理と間引き部 2 1 の処理との順序は逆であっても良い。間引き部 2 1 の出力である、入力となる画像圧縮情報（ビットストリーム）の 1/4 × 1/4 の大きさを持つ順次走査の画素データは M P E G 4 画像情報符号化部（I/P-VOP）2 1 において符号化処理がなされる。

【 0 0 3 8 】

尚、M P E G 4 画像情報符号化部（I/P-VOP）2 1 においては、ブロック毎の処理を行うため、水平方向、垂直方向共に、輝度成分の画素数が 1 6 の倍数である必要がある。色差成分に関しては、入力となる画像圧縮情報（ビットストリーム）が 4 2 0 フォーマットの場合、水平方向、垂直方向共に 8 の倍数であれば良い。4 2 2 フォーマットの場合、水平方向は 8 の倍数で良いが、垂直方向に関しては 1 6 の倍数でなければならない。4 4 4 フォーマットの場合には水平方向、垂直方向共に 1 6 の倍数でなければならない。

【 0 0 3 9 】

このための垂直方向、水平方向の画素数の調整をそれぞれ走査変換部 2 0 及び間引き部 2 1 にて行う。すなわち、例えば入力となる画像圧縮情報（ビットストリーム）の輝度成分が 7 2 0 × 4 8 0 画素である場合、走査変換部において第 1 若しくは第 2 フィールドのみ抜き出した後の画像の大きさは 3 6 0 × 1 2 0 となる。1 2 0 は 1 6 の倍数でないので、1 6 の倍数となるよう、例えば下 8 ライン分の画素データを破棄して 3 6 0 × 1 1 2 画素とする。また、この画像を間引き部 2 1 を用いて処理すると 1 8 0 × 1 1 2 画素となるが、1 8 0 は 1 6 の倍数でないので、1 6 の倍数となるよう、例えば右 8 行を破棄し、1 7 6 × 1 1 2 画素とする。

【 0 0 4 0 】

また、M P E G 2 画像情報復号化部（I/Pピクチャ 4 × 4 ダウンデコーダ）1 9 において検出される、入力となる M P E G 2 画像圧縮情報（ビットストリー

ム) 中の動きベクトル情報は、動きベクトル合成部 23 に入力され、ここで走査変換後の順次走査画像における動きベクトル値にマッピングされる。動きベクトル検出部 24 においては、動きベクトル合成部 23 の出力となる走査変換後の順次走査画像における動きベクトル値を元に高精度の動き検出を行う。

【0041】

次に、 8×8 成分のマクロブロックの内で低域 4×4 成分を復号する 4×4 ダウンデコーダについて、図 2 を参照して説明する。

【0042】

この 4×4 ダウンデコーダは、入力される画像圧縮情報を一時的に保持する符号バッファ 1 と、入力画像圧縮情報を解析する圧縮情報解析部 2 と、入力画像圧縮情報を可変長復号する可変長復号化部 3 と、可変長復号化部 3 の出力を逆量子化する逆量子化部 4 とを有している。

【0043】

また、 4×4 ダウンデコーダは、逆量子化部 4 から出力された 8×8 成分の内で低域 4×4 成分のみに逆離散コサイン変換を施す縮小逆離散コサイン変換部 (4×4) 5 と、飛び越し走査の画像を構成する第 1 フィールド及び第 2 フィールドの分離をする縮小逆離散コサイン変換部 (フィールド分離) 5 とを有している。

【0044】

さらに、 4×4 ダウンデコーダは、ビデオメモリ 10 から与えられた画像に対してフィールド単位で動き予測して動き補償を行う動き補償部 (フィールド予測) 8 と、ビデオメモリ 10 から与えられた画像に対してフレーム単位で動き予測して動き補償を行う動き補償部 (フレーム予測) 9 と、これらの出力と縮小逆離散コサイン変換部 (4×4) 5 及び縮小逆離散コサイン変換部 (フィールド分離) 6 の出力を加算する加算器 7 と、加算器 7 からの出力を記憶するビデオメモリ 10 と、ビデオメモリ 10 に記憶された画像に画枠補正及び位相ずれ補正を施して出力する画枠/位相ずれ補正部 11 とを有している。

【0045】

この 4×4 ダウンデコーダにおいて、符号バッファ 1、圧縮情報解析部 2、可

変長復号化部 3、逆量子化部 4 は、通常の画像復号化装置の動作原理と同等である。

【 0 0 4 6 】

但し、可変長復号化部 3 においては、当該マクロブロックの D C T モードがフィールド D C T モードであるかフレーム D C T モードであるかに応じて、後続の縮小逆離散コサイン変換部 (4 × 4) 5 若しくは縮小逆離散コサイン変換部 (フィールド分離) 6 において必要な D C T 係数のみを復号し、あとは E O B が検出されるまで処理を行わないということも考えられる。

【 0 0 4 7 】

入力となる M P E G 2 画像圧縮情報 (ビットストリーム) がジグザグスキャンである場合の可変長符号化部 3 における動作原理について、図 3 を用いて説明する。なお、図 3 中の数字は、D C T 係数を読み取る順序を示している。

【 0 0 4 8 】

フレーム D C T モードの場合には、図 3 の A に示すように、縮小逆離散コサイン変換部 (4 × 4) 5 は、8 × 8 成分のマクロブロックの内で破線で囲まれた低域 4 × 4 成分の D C T 係数のみを可変長復号する。フィールド D C T モードの場合には、図 3 の B に示すように、縮小逆離散コサイン変換部 (フィールド分離) 6 は、8 × 8 成分のマクロブロックの内で破線で囲まれた低域 4 × 8 成分の D C T 係数のみを可変長復号する。

【 0 0 4 9 】

入力となる M P E G 2 画像圧縮情報 (ビットストリーム) がオルタネートスキャンである場合の可変長符号化部 3 における動作原理について、図 4 を用いて説明する。

【 0 0 5 0 】

フレーム D C T モードの場合には、図 4 の A に示すように、逆離散コサイン変換部 (4 × 4) 5 は、8 × 8 成分のマクロブロックの内で破線で囲まれた低域 4 × 4 成分の D C T 係数のみを可変長復号する。フィールド D C T モードの場合には、図 4 の B に示すように、逆離散コサイン変換部 (フィールド分離) 6 は、8 × 8 成分のマクロブロックの位置で低域 4 × 8 成分の D C T 係数のみを可変長復

号する。

【 0 0 5 1 】

逆量子化部 4 にて逆量子化された D C T 係数は、当該マクロブロックの D C T モードがフレーム D C T モードである場合には縮小逆離散コサイン変換部 (4 × 4) 5 において、当該マクロブロックの D C T モードがフィールド D C T モードである場合には縮小逆離散コサイン変換部 (フィールド分離) 6 において逆離散コサイン変換が施される。

【 0 0 5 2 】

縮小逆離散コサイン変換部 (4 × 4) 5 又は縮小逆離散コサイン変換部 (フィールド分離) 6 からの出力は、当該マクロブロックがイントラマクロブロックの場合は、ビデオメモリ 1 0 にそのまま格納される。

【 0 0 5 3 】

縮小逆離散コサイン変換部 (4 × 4) 5 又は縮小逆離散コサイン変換部 (フィールド分離) 6 からの出力は、当該マクロブロックがインターマクロブロックの場合は、動き補償モードがフィールド予測モードの場合には動き補償部 (フィールド予測) 8 により、動き補償モードがフレーム予測モードの場合には動き補償部 (フレーム予測) 9 により、ビデオメモリ 1 0 内の参照データを元に水平方向及び垂直方向共に 1 / 4 画素精度の補間処理が施された予測画像と加算器 7 によって合成されてビデオメモリ 1 0 に出力される。

【 0 0 5 4 】

ビデオメモリ 1 0 に格納された画素値は、上位レイヤーの画素に対応して、図 5 の A に示す上位レイヤーや図 5 の B に示す下位レイヤーのように、第 1 フィールド及び第 2 フィールドの間に位相ずれを含む。

【 0 0 5 5 】

図 5 の A の上位レイヤーにおいては、第 1 フィールドの画素 a 1 及び第 2 フィールドの画素 a 2 が示されている。図 5 の B の下位レイヤーにおいては、第 1 フィールドの画素 b 1 及び第 2 フィールドの画素 b 2 が示されている。図 5 の B に示す下位レイヤーの画素値は縮小逆離散コサイン変換により上位レイヤーの画素数を減じて得られるが、フィールド間の位相ずれを含んでいる。

【 0 0 5 6 】

ビデオメモリ 1 0 に格納された画素値は、画枠変換／位相ずれ補正部 1 1 によって表示装置に適した画枠サイズに変換されると同時にフィールド間の位相ずれが補正される。

【 0 0 5 7 】

縮小逆離散コサイン変換部 (4 × 4) 5 は、水平成分及び垂直成分共に、8 × 8 成分の D C T 係数の内低域 4 × 4 成分を取り出し、これに 4 次の逆離散コサイン変換を施すという動作原理である。

【 0 0 5 8 】

図 6 は、逆離散コサイン変換部 (フィールド分離型) 5 の処理を示したものである。すなわち、入力となる画像圧縮情報 (ビットストリーム) 中の符号化データである D C T 係数 $y_1 \sim y_8$ に、8 × 8 成分の逆離散コサイン変換を施し、復号化されたデータ $x_1 \sim x_8$ を得る。次に、これらを第 1 フィールドのデータ x_1, x_3, x_5, x_7 と第 2 フィールドのデータ x_2, x_4, x_6, x_8 に分離する。

【 0 0 5 9 】

分離されたそれぞれのデータ列に 4 × 4 成分の離散コサイン変換を施し、第 1 フィールドに対する D C T 係数 z_1, z_3, z_5, z_7 及び第 2 フィールドに対する D C T 係数 z_2, z_4, z_6, z_8 を得る。

【 0 0 6 0 】

こうして得られた第 1 及び第 2 フィールドに対する D C T 係数に間引き処理を行い低域 2 成分を残す。すなわち、第 1 フィールドに対する D C T 係数の内 z_5, z_7 、第 2 フィールドに対する D C T 係数の内 z_6, z_8 を破棄する。これによって、第 1 フィールドに対する D C T 係数 z_1, z_3 及び第 2 フィールドに対する D C T 係数 z_2, z_4 が残る。

【 0 0 6 1 】

間引きされた第 1 フィールドの低域 D C T 成分 z_1, z_3 及び間引きされた第 2 フィールドの低域 D C T 成分 z_2, z_4 に対してそれぞれ 2 × 2 の逆離散コサイン変換を施すことで、第 1 フィールドに対する縮小された画素値 x'_1, x'_3 及び第 2 フィールドに対する縮小された画素値 x'_2, x'_4 が得られる。

【0062】

これらの値を再びフレーム合成することによって出力値となる画素値 $x'_1 \sim x'_4$ とする。

【0063】

尚、実際の処理はこれら一連の処理と等価な行列を DCT 係数 $y_1 \sim y_8$ に施すことで、直接画素値 $x'_1 \sim x'_4$ を得る。加法定理を用いて展開計算することにより得られるこの行列 $[FS^I]$ は次の式 (1) によって与えられる。

【0064】

【数1】

$$[FS'] = \frac{1}{\sqrt{2}} \begin{bmatrix} A & B & D-E & F & G & H & I \\ A-C-D & E-F-G-H-J \\ A & C-D-E-F & G-H & J \\ A-B & D & E & F-G & H-I \end{bmatrix} \quad \dots (1)$$

【0065】

但し、式 (1) における要素 A ~ J は、以下のように定義される。

【0066】

【数2】

$$A = \frac{1}{\sqrt{2}}$$

【0067】

【数3】

$$B = \frac{\cos \frac{\pi}{16} + \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

【0068】

【数4】

$$C = \frac{\cos \frac{\pi}{16} - 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

【0069】

【数5】

$$D = \frac{1}{4}$$

【0070】

【数6】

$$E = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

【0071】

【数7】

$$F = \frac{\cos \frac{\pi}{8} - \cos \frac{3\pi}{8}}{4}$$

【0072】

【数8】

$$G = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

【0073】

【数9】

$$H = \frac{1}{4} + \frac{1}{2\sqrt{2}}$$

【0074】

【数10】

$$I = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

【0075】

【数11】

$$J = \frac{\cos \frac{\pi}{16} + 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

【0076】

4×4成分の縮小逆離散コサイン変換、及びフィールド分離型縮小逆離散コサイン変換に関しては、高速アルゴリズムによる実現が可能である。以下では、W a n g のアルゴリズム（参考文献：Zhong de Wang., “Fast Algorithms for the Discrete W Transform and for the Discrete Fourier Transform”, IEEE Tr. ASSP-32, NO.4, pp.803-816, Aug.1984）に基づく手法を示す。

【0077】

4×4成分の縮小逆離散コサイン変換を表す行列は、W a n g の高速化アルゴリズムを用いて、次の式（2）のように分解される。

【0078】

【数12】

$$[C_{\frac{1}{4}}]^{-1} = \begin{bmatrix} 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 1 & 0 & 0 & -1 \end{bmatrix} \begin{bmatrix} [C_{\frac{1}{2}}] \\ [\overline{C_{\frac{1}{2}}}] \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \end{bmatrix}$$

【0079】

但し、式(2)においては、以下のように定義された小行列及び要素が用いられる。

【0080】

【数13】

$$[C_{\frac{1}{2}}] = [C_{\frac{1}{4}}]^T = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$$

【0081】

【数14】

$$[\overline{C_{\frac{1}{2}}}] = \begin{bmatrix} -C_{\frac{1}{8}} & C_{\frac{9}{8}} \\ C_{\frac{9}{8}} & C_{\frac{1}{8}} \end{bmatrix} = \begin{bmatrix} 1 & 0 & -1 \\ 0 & 1 & 1 \end{bmatrix} \begin{bmatrix} -C_{\frac{1}{8}} + C_{\frac{9}{8}} & 0 & 0 \\ 0 & C_{\frac{1}{8}} + C_{\frac{9}{8}} & 0 \\ 0 & 0 & C_{\frac{9}{8}} \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 1 & -1 \end{bmatrix}$$

【 0 0 8 2 】

【 数 1 5 】

$$C_r = \cos(r\pi)$$

【 0 0 8 3 】

この構成を表したものが図 7 である。このように乗算器 5 個及び加算器 9 個を用いることで本装置の実現が可能となる。

【 0 0 8 4 】

図 7 においては、第 0 出力要素 $f(0)$ は、加算器 4 3 において値 s_2 及び値 s_5 を加えることにより得られる。

【 0 0 8 5 】

ここで、値 s_2 は、第 0 入力要素 $F(0)$ と第 2 入力要素 $F(2)$ を加算器 3 1 にて加えた値を乗算器 3 4 で A 倍したものである。また、値 s_5 は、第 1 入力要素 $F(1)$ を乗算器 3 7 で C 倍した値に加算器 4 0 において値 s_1 を加えたものである。値 s_1 は、第 3 入力要素 $F(3)$ から第 1 入力要素 $F(1)$ を加算器 3 3 にて減じた値を乗算器 3 8 で D 倍したものである。

【 0 0 8 6 】

第 1 出力要素 $f(1)$ は、値 s_3 及び値 s_4 を加算器 4 1 において加えることにより得られる。

【 0 0 8 7 】

ここで、値 s_3 は、第 0 入力要素 $F(0)$ から第 2 入力要素 $F(2)$ を加算器 3 2 で減じた値を乗算器 3 5 で A 倍したものである。値 s_4 は、第 3 入力要素 $F(3)$ を乗算器 3 6 で B 倍した値から値 s_1 を加算器 3 9 において減算したものである。

【0088】

第2出力要素 $f(2)$ は、値 s_4 から値 s_3 を加算器42において減じることにより得られる。

【0089】

第3出力要素 $f(3)$ は、値 s_2 から値 s_5 を加算器44において減じることにより得られる。

【0090】

図中では、次のような量が用いられている。

【0091】

$$A = 1/\sqrt{2}$$

$$B = -C_{1/8} + C_{3/8}$$

$$C = C_{1/8} + C_{3/8}$$

$$D = C_{3/8}$$

但し、上の式では、以下のような数が用いられる。他も同様である。

【0092】

$$C_{3/8} = \cos(3\pi/8)$$

フィールド分離型縮小逆離散コサイン変換を表す式(1)の行列は、Wangの高速化アルゴリズムを用いて、次の式(3)のように分解される。

【0093】

【数16】

$$[FS'] = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & -1 \end{bmatrix} \begin{bmatrix} [M_1] \\ [M_2] \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

【0094】

但し、式（3）における小行列は、以下のように定義されている。

【0095】

【数17】

$$[M_1] = \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} A & 0 & 0 & 0 \\ 0 & D & 0 & 0 \\ 0 & 0 & F & 0 \\ 0 & 0 & 0 & H \end{bmatrix}$$

【0096】

【数18】

$$[M_2] = \begin{bmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \end{bmatrix} \begin{bmatrix} -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 1 \end{bmatrix} \begin{bmatrix} E & 0 & 0 & 0 \\ 0 & G & 0 & 0 \\ 0 & 0 & B & 0 \\ 0 & 0 & C & 0 \\ 0 & 0 & 0 & I \\ 0 & 0 & 0 & J \end{bmatrix}$$

【0097】

尚、要素A～Jについては式（1）と同様である。この構成を表したものが図8である。このように乗算器10個及び加算器13個を用いることで本装置の実現が可能となる。

【0098】

すなわち、第0出力要素f（0）は、値s16及び値s18が加算器70において加算されたものである。

【 0 0 9 9 】

ここで、値 s_{16} は、値 s_{11} 及び値 s_{12} が加算器 6 6 において加算されたものである。値 s_{11} は、第 0 入力要素 $F(0)$ が乗算器 5 1 において A 倍されたものである。値 s_{12} は、第 2 入力要素 $F(2)$ が乗算器 5 2 において D 倍された値と第 4 入力要素 $F(4)$ が乗算器 5 3 において F 倍された値が加算器 6 1 において加えられた値と、第 6 入力要素 $F(6)$ が乗算器 5 4 において H 倍された値とが加算器 6 3 において加えられたものである。

【 0 1 0 0 】

第 1 出力要素 $f(1)$ は、値 s_{17} から値 s_{19} が加算器 7 3 において減ぜられたものである。

【 0 1 0 1 】

ここで、値 s_{17} は、値 s_{11} から値 s_{12} が加算器 6 7 において減ぜられたものである。値 s_{19} は、値 s_{13} 及び値 s_{15} が加算器 6 9 において加えられたものである。値 s_{13} は、第 3 入力要素 $F(3)$ が乗算器 5 5 において E 倍された値から第 5 入力要素 $F(5)$ が乗算器 5 6 において G 倍された値が加算器 6 4 において減ぜられたものである。値 s_{15} は、第 1 入力要素 $F(1)$ が乗算器 5 8 において C 倍された値及び第 7 入力要素 $F(7)$ が乗算器 6 0 において J 倍された値が加算器 6 5 において加えられたものである。

【 0 1 0 2 】

第 2 出力要素 $f(2)$ は、値 s_{17} 及び値 s_{19} が加算器 7 2 において加えられたものである。

【 0 1 0 3 】

第 3 出力要素 $f(3)$ は、値 s_{16} から値 s_{18} が加算器 7 1 において減ぜられたものである。

【 0 1 0 4 】

ここで、値 s_{18} は、値 s_{13} 及び値 s_{14} が加算器 6 8 において加えられたものである。値 s_{14} は、第 1 入力要素 $F(1)$ が乗算器 5 7 において B 倍された値及び第 7 入力要素 $F(7)$ が乗算器 5 9 において I 倍された値が加算器 6 2 において加えられたものである。

【 0 1 0 5 】

次に、フィールド動き補償モード及びフレーム動き補償モードに対応した動き補償部（フィールド予測）8及び動き補償部（フレーム予測）9の動作について述べる。水平方向の補間に関しては、フィールド動き補償モード、フレーム動き補償モードの場合共に、まず、 $1/2$ 精度相当の画素を、ハーフバンドフィルタの様な2倍補間のフィルタによって作り出し、その作り出された画素を元に $1/4$ 精度相当の画素を線形補間によって作り出す。その際、ハーフバンドフィルタを用いることで、フレームメモリから取り出された画素と同じ位相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。また、ハーフバンドフィルタを用いることにより、補間に伴う除算をシフト演算で行うことが可能となり、さらに高速な実行が可能である。若しくは、4倍補間のフィルタリングによって、動き補償に必要な画素を直接作り出すことも考えられる。

【 0 1 0 6 】

図9はフィールド動き補償モード対応の動き補償部8の垂直方向の補間に関するものである。まず、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、図9のAの様に、フィールド間の位相ずれを含む画素値がビデオメモリ10から取り出される。図中の左側の記号a1が第1フィールドの画素に、右側の記号a2が第2フィールドの画素に、それぞれ対応している。第1フィールドの画素及び第2フィールドの画素は位相がずれている。

【 0 1 0 7 】

次に、図9のBの様に、ハーフバンドフィルタ等の2倍補間フィルタを用いて、フィールド内で $1/2$ 画素精度相当の画素値が作り出される。2倍補間フィルタを用いて第1フィールド及び第2フィールド内でそれぞれ2倍補間により作り出された画素はそれぞれ記号b1及び記号b2で表される。

【 0 1 0 8 】

そして、図9のCの様に、フィールド内で線形補間を行うことによって $1/4$ 画素精度相当の画素値が作り出される。第1フィールド及び第2フィールド内でそれぞれ線形補間により作り出された画素はそれぞれ記号c1及び記号c2にて

示されている。その際、ハーフバンドフィルタを用いることで、フレームメモリから取り出された画素と同じ位相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。若しくは、図9のAの画素値を元に、4倍補間のフィルタリングによって図9のCの位相に相当する画素値を作り出すことも考えられる。

【0109】

例えば、第1フィールドの画素が位置0、位置1等に存在する場合には、2倍補間による画素は位置0.5等に作り出される。さらに、線形補間による画素は、位置0.25、位置0.75等に作り出される。第2フィールドについても同様である。尚、図中では第1フィールドの位置と第2フィールド位置とは0.25ずれている。

【0110】

図10はフレーム動き補償モード対応の動き補償部9の垂直方向の補間に関するものである。まず、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、図10のAの様に、フィールド間の位相ずれを含む画素値がビデオメモリ10から取り出される。図中の左側の記号a1が第1フィールドの画素に、右側の記号a2が第2フィールドの画素に、それぞれ対応している。第1のフィールドの画素及び第2フィールドの画素は位相が擦れている。

【0111】

次に、図10のBの様に、ハーフバンドフィルタ等の2倍補間フィルタを用いて、フィールド内で1/2画素精度相当の画素値が作り出される。2倍補間フィルタを用いて第1フィールド及び第2フィールド内でそれぞれ2倍補間により作り出された画素はそれぞれ記号b1及び記号b2にて示されている。

【0112】

そして、図10のCの様に、フィールド間で線形補間を行うことによって1/4画素精度相当の画素値が作り出される。第1フィールド及び第2フィールドの画素の線形補間により作り出された画素は記号cにて示されている。

【0113】

例えば、第1フィールドの画素が位置0、位置2等に、第2フィールドの画素

が位置 0. 5、位置 2. 5 等に存在する場合には、第 1 フィールドの 2 倍補間による画素は位置 1 等に、第 2 フィールドの 2 倍補間による画素は位置 1. 5 等により作り出される。さらに、線形補間による画素は、位置 0. 2 5、位置 0. 7 5、位置 1. 2 5 及び位置 1. 7 5 等により作り出される。

【0 1 1 4】

このような補間処理を行うことにより、画質劣化の要因となる、フィールド反転及びフィールドミックスを防ぐことが出来る。また、ハーフバンドフィルタを用いることで、フレームメモリから取り出された画素と同じ位相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。

【0 1 1 5】

実際の処理としては、水平、垂直の場合共に、上記の様な 2 倍補間フィルタと線形補間によって実現される 2 段階の補間が、一度で行われる様な係数を予め用意しておき、1 段階の補間であるかの様に処理が行われる。また、水平、垂直の場合共に、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、必要な画素値のみが作り出される。水平方向と垂直方向の動きベクトルの値に応じたフィルタ係数を予め用意しておき、水平方向と垂直方向の補間を一度に行うことも可能である。

【0 1 1 6】

尚、2 倍補間のフィルタリングを行う際、動きベクトルの値によって、ビデオメモリにおける画枠の外を参照する必要がある場合がある。この場合は、端点を中心にして必要なタップ数だけ対称に折り返すか（以下これをミラー処理と呼ぶ。）、端点の画素値と同じ値の画素が必要なタップ数の分だけ画枠の外に存在するものとして取り扱う（以下これをホールド処理と呼ぶ。）。

【0 1 1 7】

図 1 1 の A にミラー処理を示す。図中の記号 p はビデオメモリ 1 0 内の画素であり、記号 q は補間に必要となる画枠外の仮想的な画素である。この画枠外の画素は、画枠内の画素を画枠について対称に折り返したものである。

【 0 1 1 8 】

図 1 1 の B にはホールド処理を示す。この画枠外の画素は、画枠内の画枠と垂直方向に対しては、動き補償部（フィールド予測）8においても、動き補償部（フレーム予測）9においても、ミラー処理若しくはホールド処理はフィールド単位で行う。或いはまた、水平方向、垂直方向共に、画枠をはみ出した画素値に関しては、固定値（例えば128）とすることも考えられる。

【 0 1 1 9 】

以上、入力としてMPEG2画像圧縮情報（ビットストリーム）を、出力としてMPEG4画像圧縮情報（ビットストリーム）を対象としてきたが、入力、出力ともこれに限らず、例えばMPEG-1やH.263などの画像圧縮情報（ビットストリーム）でも良い。

【 0 1 2 0 】

このように、本実施の形態は、高解像度画像及び標準解像度画像の共存を図り、高解像度画像情報を画質劣化を最小限に抑えながら間引いて処理するもので、安価な受信機を構築することを可能とするものである。

【 0 1 2 1 】

高解像度画像及び標準解像度画像の共存は、デジタル放送などの伝送メディアにおいてのみならず、光ディスクやフラッシュメモリ等の蓄積メディアにおいても生じるものであると考えられる。

【 0 1 2 2 】

【発明の効果】

以上述べてきた様に、本発明は、飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）を入力とし、より少ない演算処理量とビデオメモリ容量を用いた回路構成により、入力となる画像圧縮情報（ビットストリーム）の $1/4 \times 1/4$ 解像度を持つ順次走査のMPEG4画像圧縮情報（ビットストリーム）に変換して出力する手段を提供するものである。

【図面の簡単な説明】

【図1】

本実施の形態の画像情報変換装置の構成を示す図である。

【図 2】

本実施の形態の画像情報復号化装置（ 4×4 ダウンデコーダ）で、水平方向、垂直方向共に、8 次の離散コサイン変換係数の内、4 次の低域情報のみを用いて復号処理を行う装置構成を示したブロック図である。

【図 3】

図 1 で、入力となる M P E G 2 画像圧縮情報（ビットストリーム）がジグザグスキャンである場合の可変長復号化部 3 の動作原理を示した図である。

【図 4】

図 1 で、入力となる M P E G 2 画像圧縮情報（ビットストリーム）がオルタネートスキャンである場合の可変長復号化部 3 の動作原理を示した図である。

【図 5】

図 1 で、ビデオメモリ 1 0 内における画素の位相を示した図である。

【図 6】

図 1 で、縮小逆離散コサイン変換部（フィールド分離）6 における動作原理を示した図である。

【図 7】

図 1 で、縮小逆離散コサイン変換部（ 4×4 ）5 における動作を高速アルゴリズムを用いて実現する手法を示した図である。

【図 8】

図 1 で、縮小逆離散コサイン変換部（フィールド分離）6 における処理を、高速アルゴリズムを用いて実現する手法を示した図である。

【図 9】

図 1 で、動き補償部（フィールド予測）8 における動作原理を示した図である。

【図 1 0】

図 1 で、動き補償部（フレーム予測）9 における動作原理を示した図である。

【図 1 1】

図 1 で、動き補償部（フィールド予測）8 及び動き補償部（フレーム予測）9 におけるホールド処理／ミラー処理の手法を示した図である。

【図 1 2】

図 1 2 で、入力となる画像圧縮情報（ビットストリーム）の当該マクロブロックがフレーム D C T モードである場合の処理量削減を実現する手法の例を示した図である。

【図 1 3】

図 1 2 で、走査変換部 2 0 における動作原理を説明した図である。

【図 1 4】

図 1 2 で、間引き部 2 1 における動作原理を説明した図である。

【図 1 5】

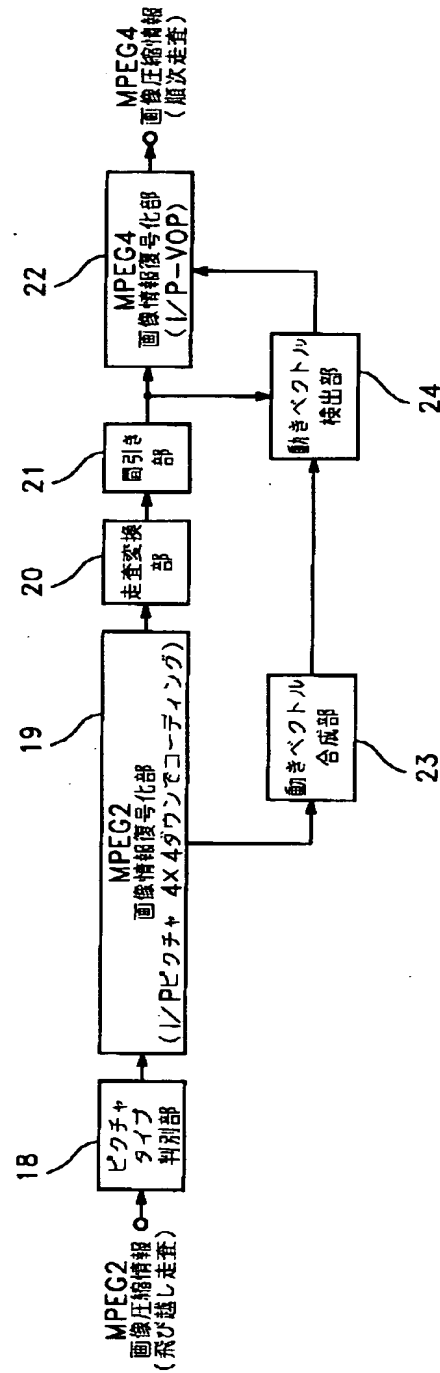
M P E G 2 画像圧縮情報（ビットストリーム）を入力とし、M P E G 4 画像圧縮情報（ビットストリーム）を出力する画像情報変換部（トランスコーダ）の従来技術の構成を示した図である。

【符号の説明】

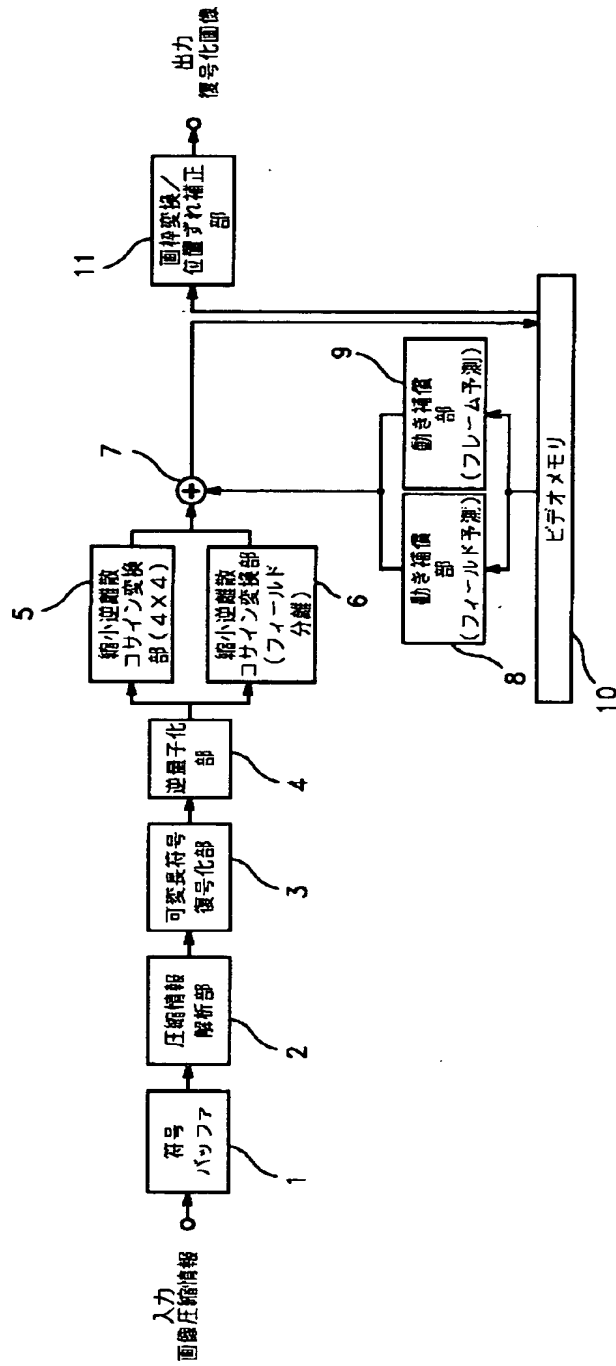
1 8 ピクチャタイプ判別部、1 9 M P E G 2 画像情報復号化部、2 0 走査変換部、2 1 間引き装置、2 2 M P E G 4 画像情報符号化装置、2 3 動きベクトル合成装置、2 4 動きベクトル検出装置

【書類名】 図面

【図 1】



【図 2】



【図 3】

A

0	1	5	6	14	15	27	28
2	4	7	13	16	26	29	42
3	8	12	17	25	30	41	43
9	11	18	24	31	40	44	53
10	19	23	32	39	45	52	54
20	22	33	38	46	51	55	60
21	34	37	47	50	56	59	61
35	36	48	49	57	58	62	63

B

0	1	5	6	14	15	27	28
2	4	7	13	16	26	29	42
3	8	12	17	25	30	41	43
9	11	18	24	31	40	44	53
10	19	23	32	39	45	52	54
20	22	33	38	46	51	55	60
21	34	37	47	50	56	59	61
35	36	48	49	57	58	62	63

【図 4】

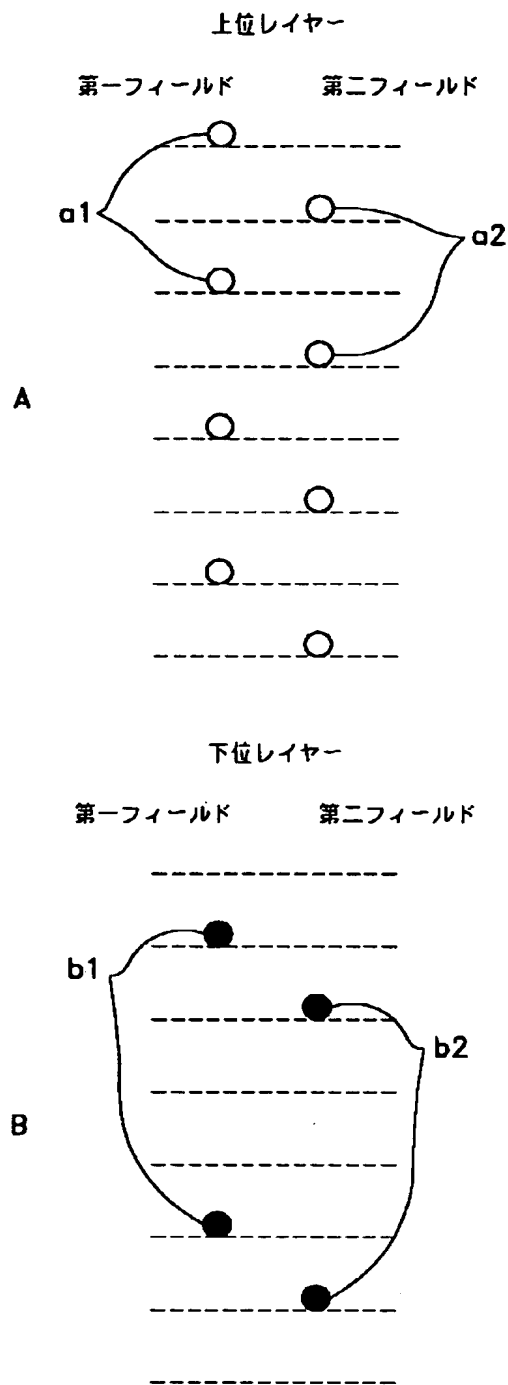
A

0	4	6	20	22	36	38	52
1	5	7	21	23	37	39	53
2	8	19	24	34	40	50	54
3	9	18	25	35	41	51	55
10	17	26	30	42	46	56	60
11	16	27	31	43	47	57	61
12	15	28	32	44	48	58	62
13	14	29	33	45	49	59	63

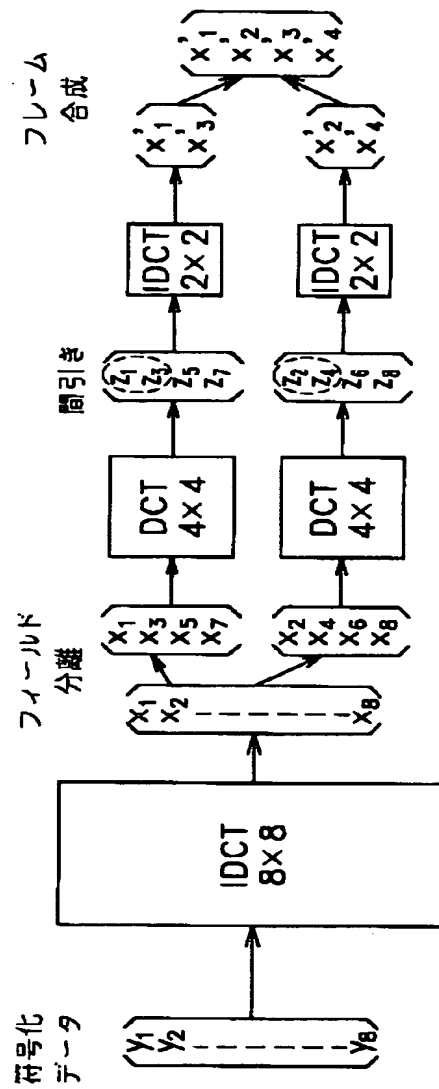
B

0	4	6	20	22	36	38	52
1	5	7	21	23	37	39	53
2	8	19	24	34	40	50	54
3	9	18	25	35	41	51	55
10	17	26	30	42	46	56	60
11	16	27	31	43	47	57	61
12	15	28	32	44	48	58	62
13	14	29	33	45	49	59	63

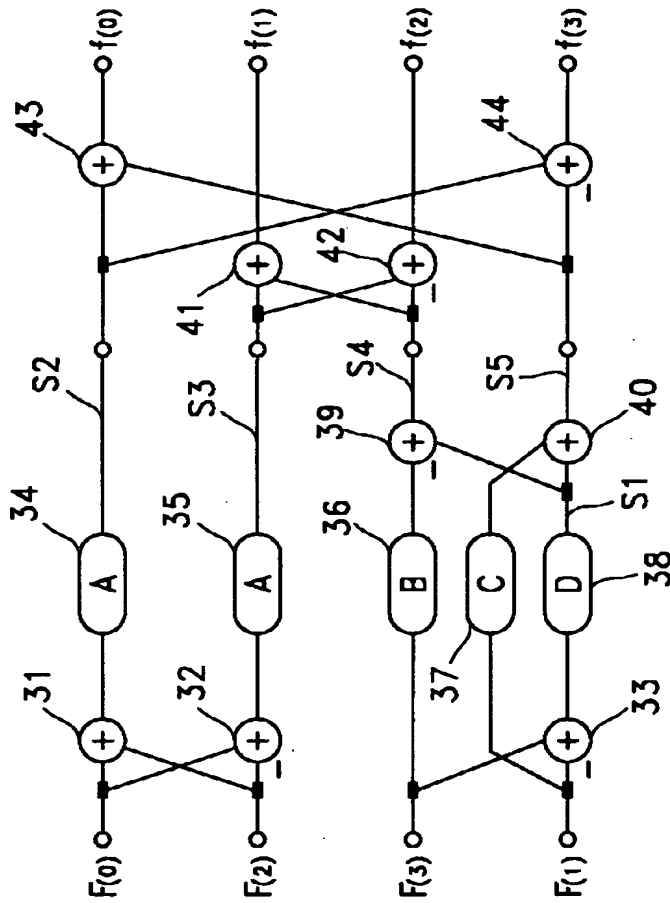
【図 5】



【図6】



【図 7】



$$A = \frac{1}{\sqrt{2}}$$

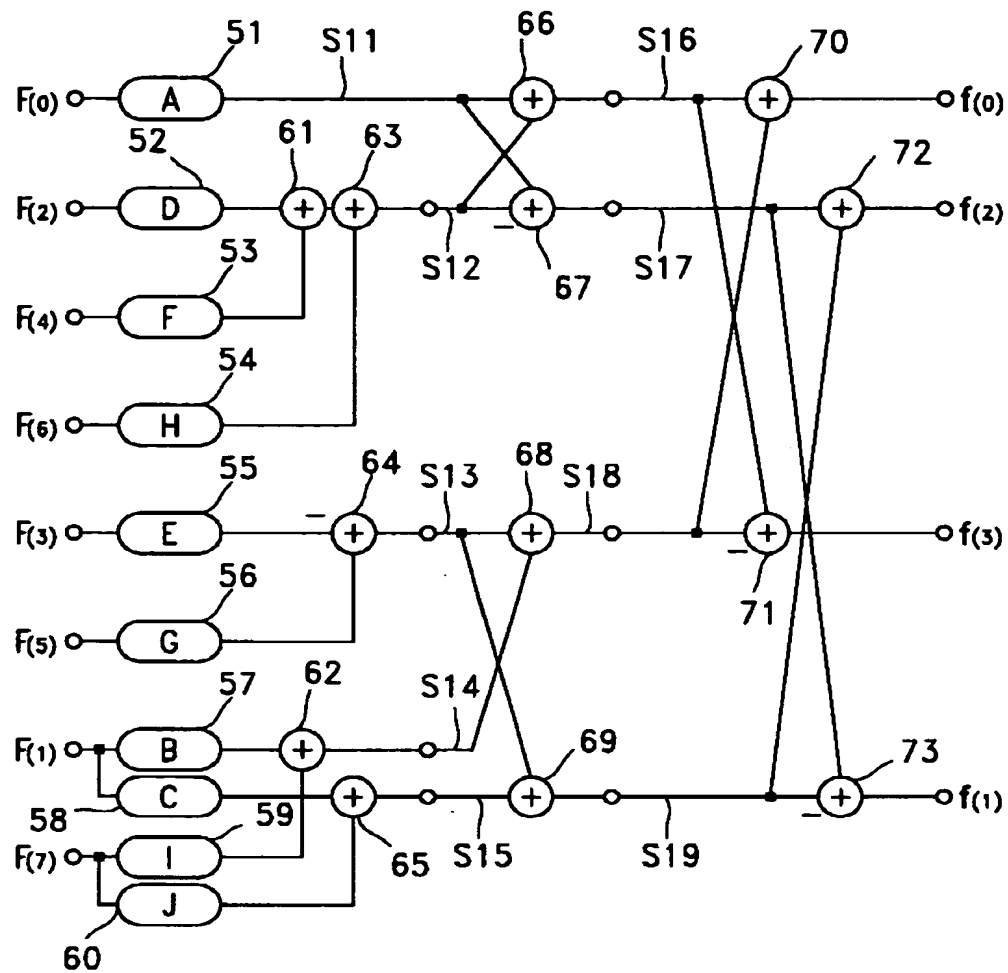
$$B = -C_1 + C_3$$

$$C = C_1 + C_3$$

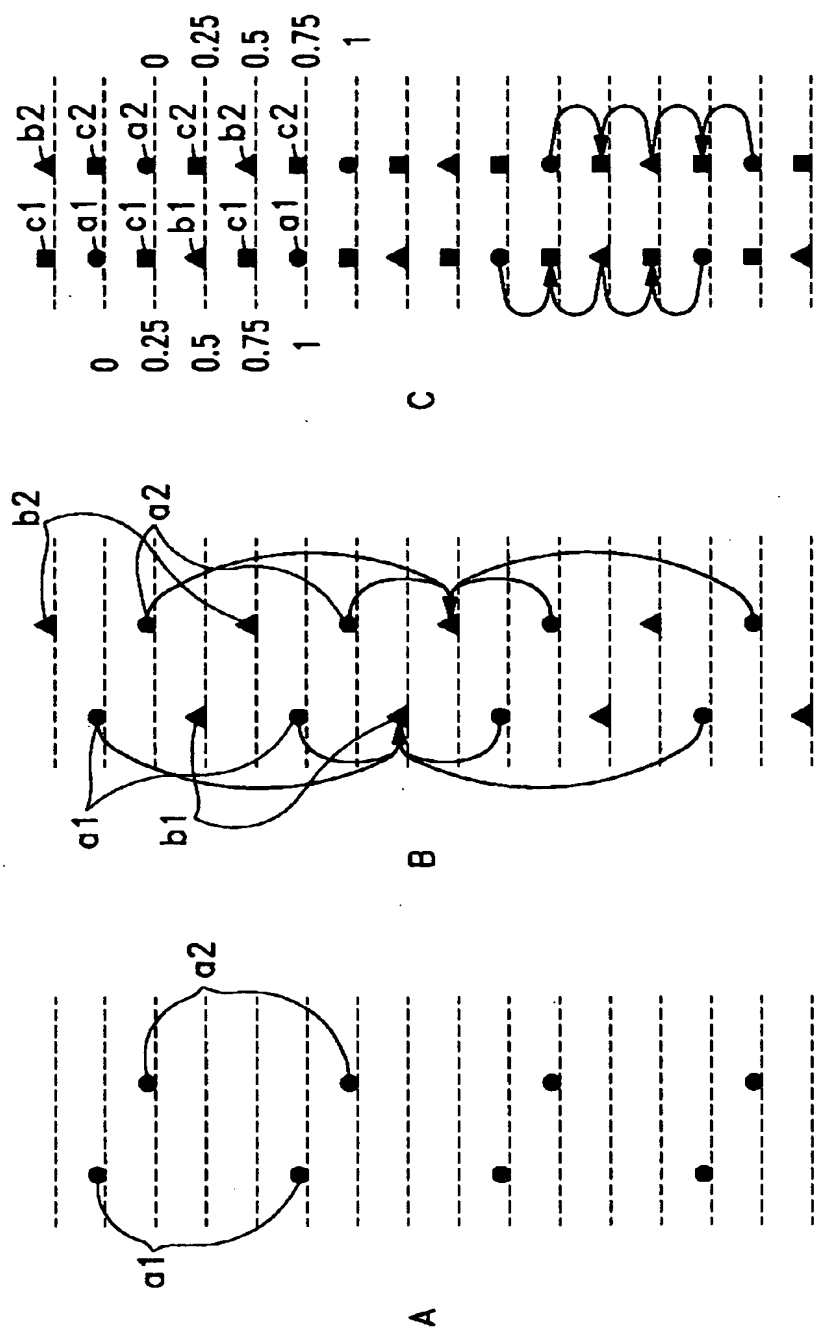
$$D = C_3$$

$$\text{但し } C_3 = \cos\left(\frac{3\pi}{8}\right) \text{ など}$$

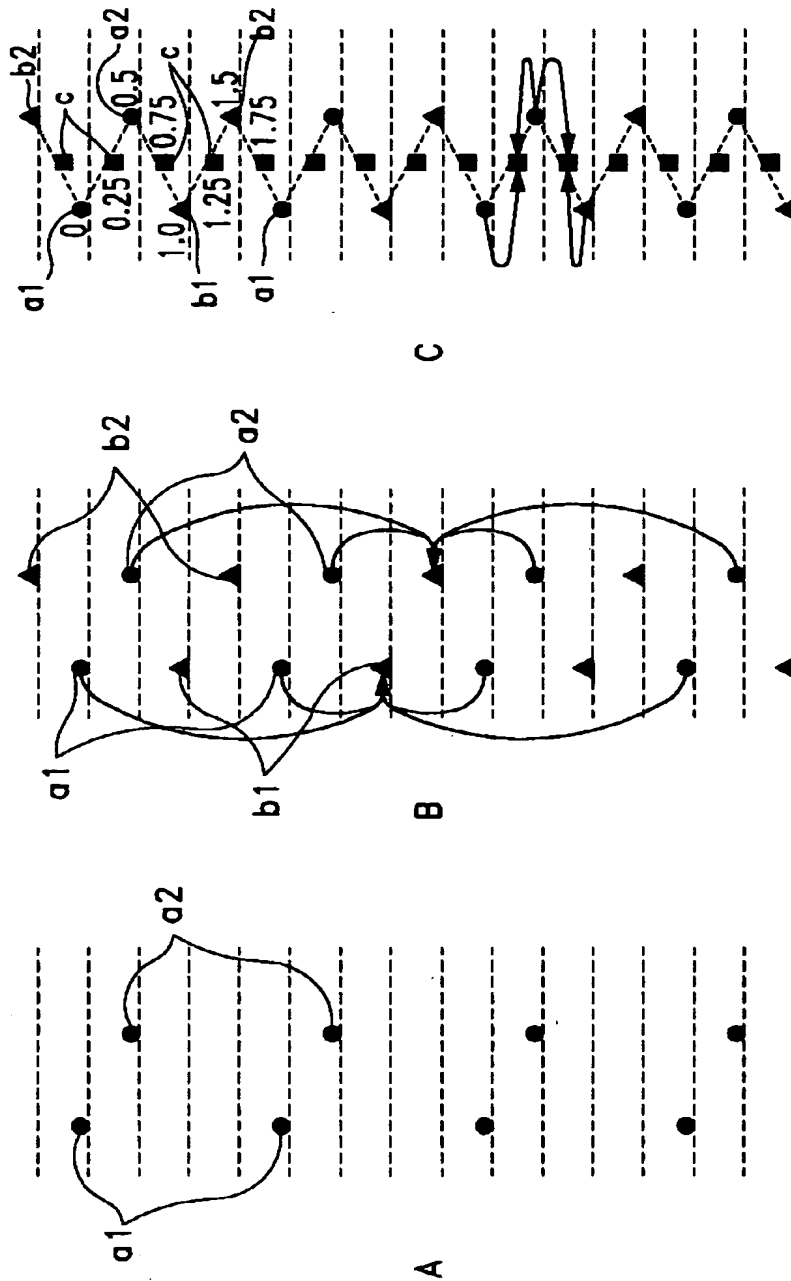
【図 8】



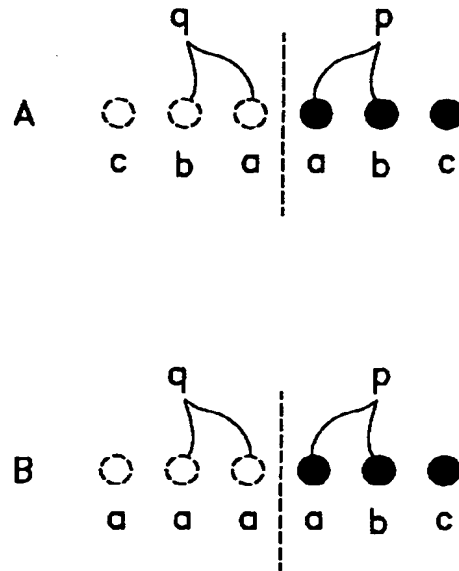
【図 9】



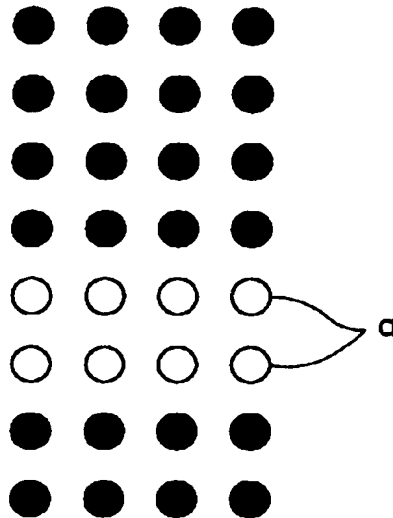
【図 10】



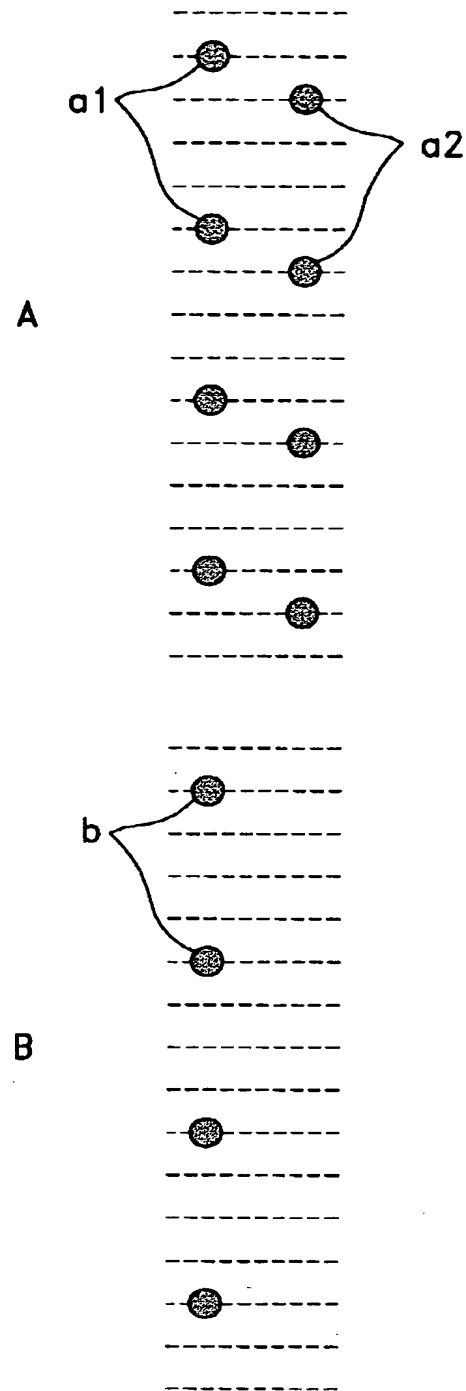
【図 1 1】



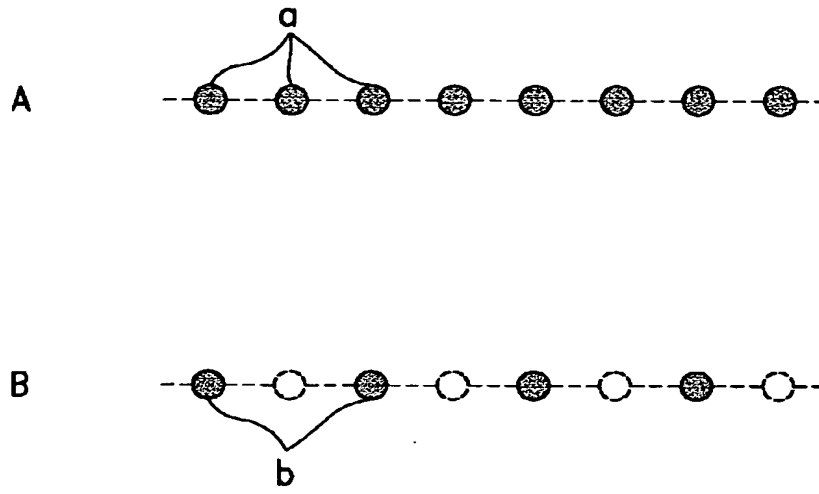
【図 1 2】



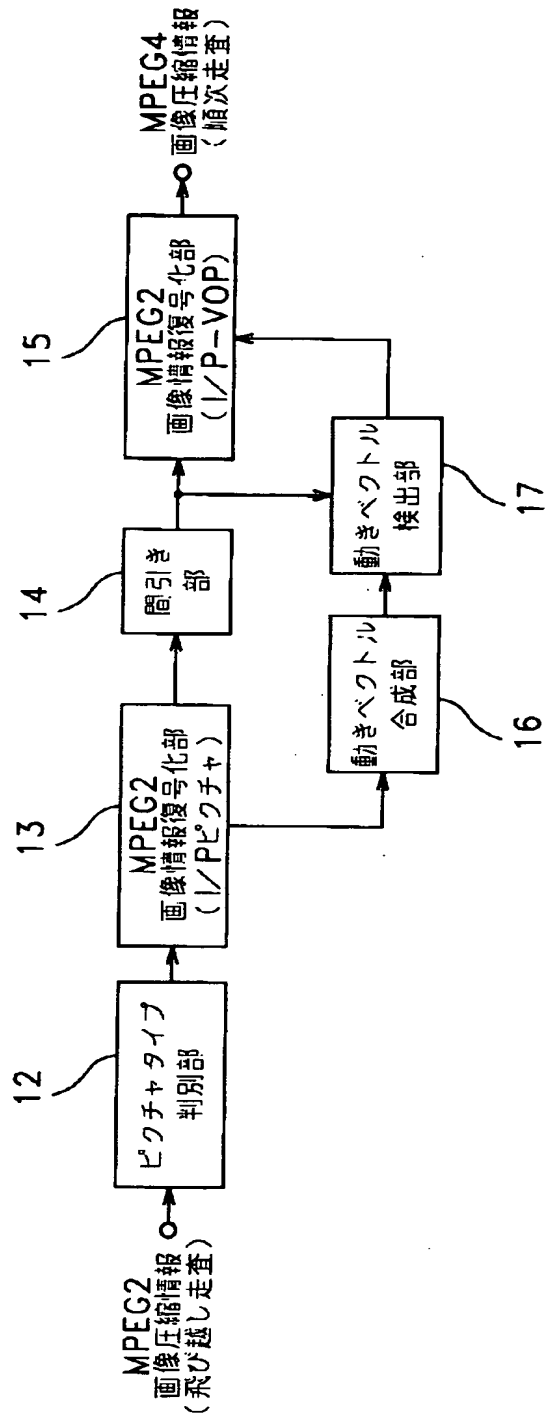
【図 13】



【図 1 4】



【図15】



【書類名】 要約書

【要約】

【課題】 M P E G 2 画像圧縮情報をM P E G 4 画像圧縮情報に変換する際に、演算処理量とビデオメモリ量を低減する。

【解決手段】 飛び越し走査によるM P E G 2 画像圧縮情報を構成するマクロブロックの 8×8 成分のD C T 係数の内、低域 4×4 成分のみを用いて飛び越し画像を復号するM P E G 2 画像情報復号化部 1 9 と、M P E G 2 画像情報復号化部 1 9 にて復号された飛び越し画像の第 1 フィールド又は第 2 フィールドのいずれか一方を選択して順次操作の画像を生成する走査変換部 2 0 と、走査変換部 2 0 にて生成された画像を水平方向に間引く間引き部 2 1 と、間引き部 2 1 にて間引かれた画像をM P E G 4 画像圧縮情報に符号化する符号化手段 2 2 とを有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社